(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平11-275321

(43)公開日 平成11年(1999)10月8日

| (51) Int. Cl. 6 | 識別記号 | FΙ | | | |
|-----------------|------|------|-------|-----|---|
| HO4N 1/1 | 9 | HO4N | 1/04 | 103 | С |
| G06T 1/0 | 0 | G06F | 15/64 | 400 | E |

審査請求 未請求 請求項の数5 OL (全9頁)

| (21)出願番号 | 特願平10-70725 | (71)出願人 | 000136136 | |
|----------|------------------|---------|----------------------|--|
| | | | 株式会社ピーエフユー | |
| (22)出願日 | 平成10年(1998)3月19日 | | 石川県河北郡宇ノ気町字宇野気ヌ98番地の | |
| | | | 2 | |
| | | (72)発明者 | 梶 行雄 | |
| • | | | 石川県河北郡宇ノ気町字宇野気ヌ98番地の | |
| | | | 2 株式会社ピーエフユー内 | |
| | | (74)代理人 | 弁理士 長谷川 文廣 (外2名) | |

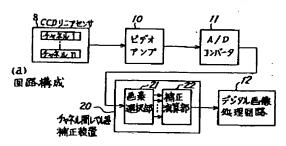
(54) 【発明の名称】画像読取装置

(57) 【要約】

【課題】複数チャネルの駆動型CCDリニアセンサを用いる画像読取装置において、異なるチャネルの画素間に生じるレベル差を低減し、画像品質を改善することである。

【解決手段】複数チャネル駆動型のCCDを用いる画像 読取装置において、上記CCDによる画像読み取り結果 の画像データを対象に、CCDの各チャネル間に存在するレベル差を補正するチャネル間レベル差補正手段を設けた。レベル差の補正は、連続する複数のチャネルの画素間で平均化、平滑化を行うこと、あるいは予め白基準シートの読み取りでチャネル間のレベル差を検出しておいて、それら検出したレベル差を用いて各チャネルの画素のオフセット補正を行うことによって行う。

本発明にはる画像読取装置の第1の基本構成



(P)

平均化にはる補正のデータフロー

神(明3(1-3)|3(1-2)|5(1-1)||5(1)||5(1+1)||5(1+2)||5(1+3)||5(1+4)||5(1+5)|| | S(i) = [||5(1-1)||+5(1)||+5(1+1)||5(1+2)||5(1+3)||5(1+5)|| | 新成数 (3(1-3)||5(1-2)||5(1-1)||5(1-1)||5(1+2)||5(1+3)||5(1+4)||5(1+5)||

(c)

平滑化による補正のデータフロー

【特許請求の範囲】

複数チャネル駆動型のCCDリニアセン 【請求項1】 サを用いる画像読取装置において、上記CCDリニアセ ンサによる画像読み取り結果の画像データを対象に、C CDリニアセンサの各チャネル間に存在するレベル差を 補正するチャネル間レベル差補正装置を備えていること を特徴とする画像読取装置。

1

【請求項2】 請求項1において、CCDリニアセンサ は、nを2以上の整数値として、nチャネル駆動型のC CDリニアセンサであり、チャネル間レベル差補正装置 10 は、上記nチャネル駆動型のCCDリニアセンサを用い て画像読み取りを行った結果の画像データを入力し、順 次の注目画素ごとに該注目画素を含む連続するn画素の 値を選択する画素選択部と、選択したn画素の値に基づ いてnチャネルの各画素間に存在するレベル差を補正す る演算を行い、補正された注目画素の値として出力する 補正演算部とからなることを特徴とする画像読取装置。

【請求項3】 請求項2において、チャネル間レベル補 正装置の補正演算部は、画素選択部が選択したn画素の 値の平均化演算を行って、その演算結果を補正された注 20 目画素の値として出力するものであることを特徴とする 画像読取装置。

【請求項4】 請求項2において、チャネル間レベル補 正装置の補正演算部は、画素選択部が選択したn画素の 値の平滑化演算を行って、その演算結果を補正された注 目画素の値として出力するものであることを特徴とする 画像読取装置。

【請求項5】 請求項1において、チャネル間レベル差 補正装置は、CCDリニアセンサの各チャネル間に存在 するレベル差を検出するチャネル間レベル差検出部と、 検出したチャネル間レベル差のデータを保持するチャネ ル間レベル差データ保持部と、保持されているチャネル 間レベル差のデータを用いて画像データの各画素値をチ ャネル対応で補正する補正演算部とからなることを特徴 とする画像読取装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、イメージスキャナ 装置のようなCCDリニアセンサを用いた画像読取装置 に関するものであり、特に複数のチャネルを画素単位に 40 切替え選択して合成出力する複数チャネル駆動型のCC Dリニアセンサを用いる画像読取装置に関するものであ る。近年の画像情報処理における多画素化と高速化の二 ーズに対応するため、画像読取装置では、複数チャネル 駆動型のCCDリニアセンサの使用が増加する傾向にあ る。本発明は、複数チャネル駆動型のCCDリニアセン サに固有に存在する画素間のレベル差の問題を解決し、 画像品質の向上を図るものである。

[0002]

走査による一次元読み取りを行うCCDリニアセンサを 用いている。CCDリニアセンサを用いた従来のイメー ジスキャナ装置の機構部の1例を図8に示す。

【0003】図8において、1は筐体、2はプラテンガ ラス、3は原稿、4は読取ユニット、5は光源、6はミ ラー、7はレンズ、8はCCDリニアセンサ、9は白基 準シートである。

【0004】原稿3は、読み取りを行う画像面を下にし てプラテンガラス2上に載置される。読取ユニット4内 で光源5は原稿3の下面を照明する。原稿面からの反射 光は、ミラー6で90度曲げられ、レンズ7を通ってC CDリニアセンサ8に入射される。読取ユニット4は原 稿読み取り動作時に矢印で示す方向に移動し、原稿3の 下面を副走査する。このとき原稿3の読み取りに先立っ て白基準シート9の読み取りを行い、主走査方向、つま り紙面に垂直な方向における各走査位置での白基準値の パターンを設定するシェーディング補正を行う。

【0005】図9は、図8のイメージスキャナ装置の信 号系を示す。図9において、8はCCDリニアセンサ、 10はビデオアンプ、11はA/Dコンバータ、12は デジタル画像処理回路である。

【0006】CCDリニアセンサ8は、ライン走査に同 期したシフトパルスCCDSHにより1ライン分の画素 のアナログ画像信号をホールドし、転送クロックCCD CKにしたがってそれらのアナログ画像信号を直列に出 力転送する。CCDリニアセンサ8から出力されたアナ ログ画像信号は、ビデオアンプ10で増幅され、A/D コンパータ11でデジタル画像信号に変換される。A/ Dコンパータ11は、A/DコンバータクロックADC CKの周期でA/D変換動作をする。デジタル画像信号 は次にデジタル画像処理回路12に入力され、原稿の地 色変化に適応してゆくための白レベル追従処理や2値化 処理が行われる。

【0007】ところでCCDリニアセンサ8は、ライン 上の各画素対応で光を検出し、電荷を蓄積する感光セル のアレイと、各感光セルに蓄積されている電荷を並列に 取り込んで直列に出力転送するCCDアナログシフトレ ジスタとで構成されるが、1本の感光セルアレイに1本 のCCDアナログシフトレジスタを用いた1チャネル駆 動型のCCDリニアセンサと、1本の感光セルアレイに 複数本のCCDアナログシフトレジスタを並列に結合さ せた複数チャネル駆動型のCCDリニアセンサとがあ る。従来の低速、低階調のイメージスキャナ装置では、 CCDリニアセンサ8に1チャネル駆動型のものが用い られていた。図10に、1チャネル駆動型のCCDリニ アセンサの回路構成を示す。

【0008】図10において、13は感光セルアレイ、 **14はCCDアナログシフトレジスタ、15はシフトゲ** ートである。感光セルアレイ13の各セルには、入力さ 【従来の技術】イメージスキャナ装置の多くは、ライン 50 れた光に対応する電荷が蓄積されており、水平走査に同

期したシフトパルスSHが入力されると、シフトゲート 15が閉じて、感光セルアレイ13の各セルの電荷は、 CCDアナログシフトレジスタ14の対応する段に転送 されてそこに保持される。次にCCDアナログシフトレ ジスタ14が2相の転送パルスφ1, φ2によって駆動 されると、各段の電荷はCCDアナログシフトレジスタ 14内を一方向へ順次シフト転送され、直列に出力され る。これにより、感光セルアレイ13の各感光セルに蓄 積されていた電荷の量に応じて画素位置のレベルが変化 するアナログ画像信号が得られる。

【0009】このような1チャネル駆動型のCCDリニアセンサでは、画素数を増加させると、それに応じて感光セルアレイの感光セル数と、CCDアナログシフトレジスタの段数が増加し、1ライン分の画像信号を出力転送するために必要とされるシフト回数も増加する。しかしCCDアナログシフトレジスタの高速化には限界があり、多くの場合、画素数の大幅な増加は動作速度の著しい低下を招くことになる。複数チャネル駆動型のCCDリニアセンサは、この問題を解決する有効な手段となるものである。この複数チャネル駆動型のCCDリニアセンサは、CCDアナログシフトレジスタを複数本並列化し、順次の感光セルを各CCDアナログシフトレジスタに分配し、見掛け上のシフト回数を複数分の1に減少させて高速化を図るものである。図11に2チャネル駆動型のCCDリニアセンサの1例の回路構成を示す。

【0010】図11において、16は感光セルアレイ、17a,17bはCCDアナログシフトレジスタ、18a,18bはシフトゲートである。なお感光セルアレイ16のセル数は、図10の感光セルアレイ13のセル数の2倍あり、CCDアナログシフトレジスタ17a,1307bの各段数は、図10のCCDアナログシフトレジスタ14の段数と同じであるとする。

【0011】感光セルアレイ16の奇数番目のセル①, ③, ⑤, ⑦は、シフトゲート18aを介してCCDアナログシフトレジスタ17aの各段に接続され、そして感光セルアレイ16の偶数番目のセル②, ④, ⑥, ⑧は、シフトゲート18bを介してCCDアナログシフトレジスタ17bの各段に接続される。

【0012】シフトゲート18a, 18bに対して同時にシフトパルスSHが印加されると、感光セルアレイ1 406の奇数番目のセルの電荷はCCDアナログシフトレジスタ17aの各段に転移され、感光セルアレイ16の偶数番目のセルの電荷はCCDアナログシフトレジスタ17bの各段に転移される。

【0013】CCDアナログシフトレジスタ17a,17bには転送パルスφ1,φ2が同時に与えられるため、双方のシフトレジスタの各段の電荷は並行して転送され、それぞれ図示されていないパッファ段に出力されて、奇数番目と偶数番目の各電荷は奇数、偶数交互の元の配列順序となるように併合され、直列に出力される。

この結果、図11の2チャネル駆動型CCDリニアセンサでは、各シフトレジスタを高速化することなしに、図10の1チャネル駆動型CCDリニアセンサと同じ動作時間で2倍の数の感光セルの読み出しが可能となる。同様にして3チャネル駆動型や4チャネル駆動型などのCCDリニアセンサが実現される。

[0014]

【発明が解決しようとする課題】複数(n)チャネル駆動型のCCDリニアセンサでは、1つの感光セルアレイの順次の複数(n)個のセルの電荷がそれぞれ異なるチャネルのCCDアナログシフトレジスタに分配された後、再び併合されるため、個々のチャネル系の特性のバラツキにより、CCDリニアセンサから出力される画像信号中でチャネルの異なる画素間にレベル差が生じる。図12にその1例を示す。図12は、本来階調変化のない領域を4チャネル駆動型のCCDリニアセンサで読み取った場合に生じるレベル変化を示している。

【0015】このチャネルの異なる画素間のレベル差は 通常僅かなものであるが周期性があり、たとえば16階 調や32階調などの低階調度の画像データではあまり目 立たないが、256階調などの高階調度の画像、特にそ の中でも階調変化の少ない領域では目立ちやすくなり、 画像品質上問題があった。

【0016】本発明は、複数チャネル駆動型のCCDリニアセンサを用いる画像読取装置において、異なるチャネルの画素間に生じるレベル差を低減し、画像品質を改善することを目的としている。

[0017]

【課題を解決するための手段】本発明の画像読取装置 0 は、上記課題を解決するために以下のように構成され る

(1) 複数チャネル駆動型のCCDリニアセンサを用いる画像読取装置において、上記CCDリニアセンサによる画像読み取り結果の画像データを対象に、CCDリニアセンサの各チャネル間に存在するレベル差を補正するチャネル間レベル差補正装置を備えていることを特徴とする。

(2) 前記(1) において、CCDリニアセンサは、nを2以上の整数値として、nチャネル駆動型のCCDリニアセンサであり、チャネル間レベル差補正装置は、上記nチャネル駆動型のCCDリニアセンサを用いて画像読み取りを行った結果の画像データを入力し、順次の注目画素ごとに該注目画素を含む連続するn画素の値を選択する画素選択部と、選択したn画素の値に基づいてnチャネルの各画素間に存在するレベル差を補正する演算を行い、補正された注目画素の値として出力する補正演算部とからなることを特徴とする。

(3) 前記(2) において、チャネル間レベル補正装置 の補正演算部は、画素選択部が選択したn画素の値の平 50 均化演算を行って、その演算結果を補正された注目画素 20

の値として出力するものであることを特徴とする。

(4) 前記(2) において、チャネル間レベル補正装置 の補正演算部は、画素選択部が選択したn画素の値の平 滑化演算を行って、その演算結果を補正された注目画素 の値として出力するものであることを特徴とする。

(5) 前記(1) において、チャネル間レベル差補正装 置は、CCDリニアセンサの各チャネル間に存在するレ ベル差を検出するチャネル間レベル差検出部と、検出し たチャネル間レベル差のデータを保持するチャネル間レ ベル差データ保持部と、保持されているチャネル間レベ 10 ル差のデータを用いて画像データの各画素値をチャネル 対応で補正する補正演算部とからなることを特徴とす る。

【0018】図1および図2により本発明の画像読取装 置の基本構成を説明する。図1の(a)に示す画像読取 装置は、複数チャネル駆動型のCCDリニアセンサを用 いて読み取った結果の画像データについて、CCDリニ アセンサのチャネル数に等しい数の連続する複数画素を 順次選択して、平均化処理あるいは平滑化処理を行うこ とにより、チャネル間のレベル差を減少させる。

【0019】図1の(a)において、8はn(≥2)チ ャネル駆動型のCCDリニアセンサ、10はCCDリニ アセンサ8から出力されるビデオ信号(アナログ画像信 号)を増幅するビデオアンプ、11はビデオアンプ10 で増幅されたビデオ信号を多値のデジタル画像信号に変 換するA/Dコンバータ、12は多値のデジタル画像信 号の白レベル追従処理あるいは2値化処理を行うデジタ ル画像処理回路、20は本発明により追加されたチャネ ル間レベル差補正装置、21はA/Dコンバータ11か ら出力されたデジタル画像信号を入力して順次連続する 30 n画素の値を選択する画素選択部、22は画素選択部2 1が順次選択した n 画素の値について平均化演算あるい は平滑化演算を行い、結果を出力する補正演算部であ る。

【0020】CCDリニアセンサ8が画像読み取りを行 っている間出力されるビデオ信号は、ビデオアンプ10 で増幅された後、A/Dコンバータ11で多値のデジタ ル画像信号に変換され、チャネル間レベル差補正装置2 0に画素直列に入力される。チャネル間レベル差補正装 置20では、画素選択部21が、入力されたデジタル画 40 像信号の先頭画素から順次n画素ずつ移動しながら選択 し、補正演算部22に供給する。補正演算部22は、供 給されたn画素ごとに補正演算を行い、結果をデジタル 画像処理回路12へ出力する。

【0021】図1の(b)は、4チャネル駆動型のCC Dリニアセンサを用い、平均化による補正を行う場合の データフローを示す。ここで、入力されるデジタル画像 信号の画素列中で補正を行う注目画素のアドレスをi、 その補正前の画素値をS(i)、補正後の画素値をS

含む連続する4画素の値s (i-1), s (i), s (i+1), s (i+2) の平均化となり、補正演算式 は次式で与えられる。

 $[0\ 0\ 2\ 2]\ S\ (i) = [s\ (i-1)+s\ (i)+s$ (i+1) + s (i+2)] / 4

図1の(c)は、4チャネル駆動型のCCDリニアセン サを用い、平滑化による補正を行う場合のデータフロー を示す。平均化の場合と同様に、注目画素(i)を含む 連続する4画素の値s(i-1),s(i),s(i+ 1), s (i + 2) による平滑化となり、Kを平滑度を 示す係数とすると、補正演算式は次式で与えられる。

 $[0\ 0\ 2\ 3]\ S\ (i) = s\ (i)\ -K\ \{s\ (i)\ -[s\]$ (i-1) + s (i) + s (i+1) + s (i+2)

Kの値としては、たとえば固定値0.5が用いられる。

【0024】図2の(a)に示す画像処理装置は、複数 チャネル駆動型のCCDリニアセンサについて、チャネ ル間のレベル差を予め検出し、検出したレベル差のデー 夕を用いてデジタル画像信号中の各画素値をチャネル対 応で補正し、レベル差をなくす方式のものである。

【0025】図2の(a)において、9, 10, 11, 12は図1の(a)に示したものと同じである。23は 本発明により追加されたチャネル間レベル差補正装置、 24はA/Dコンパータ11の出力のデジタル画像信号 に基づき異なるチャネルの画素間のレベル差を検出する チャネル間レベル差検出部、25はチャネル間レベル差 検出部24が検出したレベル差を各チャネル対応のオフ セットとして保持するチャネル間レベル差データ保持 部、26はチャネル間レベル差データ保持部にチャネル 対応で保持されているオフセットを用いてデジタル画像 信号中の各画素のレベル差を補正する補正演算部であ る。

【0026】画像読取装置では、CCDリニアセンサ8 により原稿の画像読み取りを開始するのに先立って白基 準シートを読み取り、シェーディング補正を行う。この とき、チャネル間レベル差補正装置23のチャネル間レ ベル差検出部24は、ライン上の所定のアドレス、たと えば中央位置のアドレス、を指定して連続するn画素の 値を取り込み、nチャネルの間のレベル差を検出する。 検出結果は、それぞれのチャネル1~nの画素に対して 補正すべきオフセット値となり、チャネル間レベル差デ ータ保持部25に、オフセット1~オフセットnとして 保持される。

【0027】 CCDリニアセンサ8が原稿の画像読み取 りを開始すると、チャネル間レベル差補正装置23の補 正演算部26は、A/Dコンバータ11から出力される デジタル画像信号の順次の画素値に対して、チャネル間 レベル差データ保持部25に保持されているn個のオフ セット値(オフセット1~オフセットn)の対応するも (i) で表すと、n=4 であるため、注目画素 (i) を 50 のを順次適用してオフセット補正を行い、デジタル画像

8

処理回路12へ出力する。

【0028】図2の(b)は、4チャネル駆動型CCDリニアセンサを用いた場合のオフセット補正によるレベル差補正演算のデータフローを示す。n=4であるため、4画素ごとに同一のオフセット値が適用される。チャネル1~nに対応する連続する4画素の画素アドレスを4j,4j+1,4j+2,4j+3(j=0,1,2,3,···)で表すと、補正演算式は次式で与えられる。

 $\begin{bmatrix} 0 & 0 & 2 & 9 \end{bmatrix} S (4 & j) = s (4 & j) + 47 + 2 + 1 \\ S (4 & j + 1) = s (4 & j + 1) + 47 + 2 + 2 \\ S (4 & j + 2) = s (4 & j + 2) + 47 + 2 + 3 \\ S (4 & j + 3) = s (4 & j + 3) + 47 + 2 + 4 \\ (j = 0, 1, 2, 3, \cdot \cdot \cdot) \\ [0 & 0 & 3 & 0]$

【発明の実施の形態】図3は、図1の(a)に示したチャネル間レベル差補正装置20の1実施例回路であり、 平均化による補正演算を行う構成を示す。

【0031】図3において、27は画素選択部であり、28,29,30,31で示すシフトレジスタ構成の4 20段のレジスタで構成される。32は4入力の補正演算部であり、4入力の加算と1/4除算とを行う。

【0032】図1の(a)のA/Dコンバータ11から 出力されるデジタル画像信号は、画像選択部27のレジ スタ28に入力され、A/DコンパータクロックADC CKが生じるタイミングで順次的に次のレジスタ29, 30, 31ヘシフトされる。したがってレジスタ28, 29, 30, 31には連続する4つの画素値s (i+ 2), s (i+1), s (i), s (i-1) が設定さ れる。補正演算部32は、これら4つの画素値を並列に 30 入力して加算し、加算結果を2ビット右シフトして1/ 4除算を行い、 [s (i-1)+s (i)+s (i+ 1) + s (i+2)]/4を生成して補正された画素値 S(i) として出力する。この動作は、i=0, 1, 2,・・・の各アドレスについて連続して実行される。 【0033】図4は、図1の(a)に示したチャネル間 レベル差補正装置20の他の実施例回路であり、平滑化 により補正演算を行う構成を示す。図4において、33 は平滑化を行う補正演算部であり、34,35,36で 示す3つの演算部で構成される。演算部34は4入力加 40 算と1/8除算、演算部35は1/2除算、演算部36

【0034】演算部34は、画素選択部27から出力される連続する4つの画素値s(i+2),s(i+1),s(i),s(i-1)を加算して加算結果を1/8除算する。演算部35は、s(i)を入力して1/2除算し、演算部36は、演算部34と演算部35の各演算結果を加算し、s(i)/2+[s(i-1)+s(i)+s(i+1)+s(i+2)]/8を生成して、補正された画素値S(i)として出力する。

は2入力加算を行う。

【0035】図5は、図2の(a)に示したチャネル間 レベル差補正装置23の1実施例回路であり、オフセッ ト補正演算を行う構成を示す。図5において、37は画 素選択部であり、図3および図4における画素選択部2 7と同じ機能をもち、連続する4つの画素値s (4 j), s (4j+1), s (4j+2), s (4j+ 3)を選択する。38はチャネル間レベル差検出部であ り、異なるチャネルの画素間のレベル差を検出する。3 9はチャネル間レベル差データ保持部であり、検出され 10 たレベル差を各チャネルに対するオフセット値として保 持する。40は補正演算部であり、41で示すセレクタ によりオフセット値を選択し、42で示す加減算器によ りオフセット値を入力画素値に加減算してオフセット補 正を行う。43はタイミング制御用のカウンタであり、 水平同期パルスCCDSHによりリセットされ、A/D コンパータクロックADCCKをカウントして、レベル 差検出タイミングやオフセット値のセットタイミング、 オフセット値の切替選択タイミングなどのパルスを発生 する。44はMPUであり、カウンタ43をプリセット する制御を行う。

【0036】MPU44は、白基準シート読み取りによるチャネル間レベル差検出のタイミングを、カウンタ43に所定の画素アドレスをプリセットすることにより設定する。カウンタ43は、ADCCKをカウントして、プリセット値に達するとチャネル間レベル差検出部38にレベル差検出を実行させ、チャネル間レベル差データ保持部39にオフセット値を設定させる。

【0037】チャネル間レベル差検出部38は、チャネル1の画素値s(4 j)を基準にしてチャネル2, 3, 4の各画素値s(4 j + 1), s (4 j + 2), s (4 j + 3) との間のレベル差を検出し、それぞれオフセット1, オフセット2, オフセット3としてチャネル間レベル差データ保持部39に設定する。

【0038】CCDリニアセンサが原稿読み取りラインに達すると、カウンタ43はライン上の画素位置に同期して、セレクタ41に対しオフセット値の選択パルスCH1,2,3,4を印加する。この選択パルスは、加減算器42への入力画素値s(4j)がチャネル1に属するもののときはオフセット値の選択はなし、s(4j)がチャネル1に属するもののときはオフセット値1を選択、s(4j)がチャネル2に属するもののときはオフセット値2を選択、s(4j)がチャネル3に属するもののときはオフセット値3を選択するように生成される。これにより加減算器42は、常にチャネル間のレベル差に対応するオフセット値を用いて補正を行うことができる。加減算器42は、オフセット値の正負の極性に応じて加算あるいは減算を行う。

【0039】図6は、他の実施例回路を示す。図6の実施例回路は、基本的には図5の実施例回路におけるチャ 30 ネル間レベル差検出部38の機能を、MPU44に設け

たファームウエア 45 で代行させたものてある。46は 白基準シート読み取り時にファームウエア 45 がチャネ ル間レベル差検出用の連続する4つの画素値s (4 j), s (4 j + 1), s (4 j + 2), s (4 j + 3) を取り込むためのレジスタである。

【0040】MPU44のファームウエア45は、レジ スタ46からチャネル間レベル差検出用の4つの画素値 s(4j), s(4j+1), s(4j+1), s(4j+2)を取り込むと、その中の最大値を検出し、その 最大値を示す画素値を基準に他の画素値との間のレベル 10 装置の1実施例の構成図である。 差を求め、チャネル間レベル差データ保持部39にオフ セット値として設定する。このようにして最大値を基準 にしたレベル差からオフセット値を決定すれば、最大値 を示した画素値に対応するチャネルへのオフセット値は 0で、他の各チャネルへのオフセット値はすべて負とな るので、加減算器42によるオフセット補正は加算のみ でよいことになり、加減算器42を単なる加算器のみと して回路を簡単化できる。 勿論、図5の実施例と同じ方 法でオフセット値を設定することも可能である。

【0041】図7は、図6の実施例回路を用いてチャネ 20 ル間レベル差補正を行った画像データの例である。図7 の(a)は、チャネル間で検出されたレベル差とオフセ ット値を示し、図7の(b)はレベル差補正前の画像デ ータ、図7 (c) はレベル差補正後の画像データを示 す。

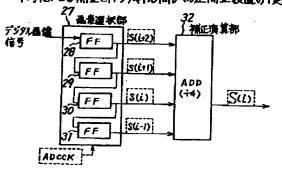
[0042]

【図面の簡単な説明】

【発明の効果】本発明によれば、複数チャネル駆動型の CCDリニアセンサを用いる画像読取装置において、比 較的簡単な回路構成によりチャネル間のレベル差を補正 することができ、多画素化、高速化の傾向が強まってい 30 る中で、容易に画像高質の向上を図ることができる。

【図3】

平均化による補正も行うかれい間に心差補正装置の「実施例



【図1】本発明による画像読取装置の第1の基本構成の 説明図である。

【図2】本発明による画像読取装置の第2の基本構成の 説明図である。

【図3】平均化による補正を行うチャネル間レベル差補 正装置の1実施例の構成図である。

【図4】平滑化による補正を行うチャネル間レベル差補 正装置の1実施例の構成図である。

【図5】オフセット補正を行うチャネル間レベル差補正

【図6】オフセット補正を行うチャネル間レベル差補正 装置の他の実施例の構成図である。

【図7】画像データのチャネル間レベル差補正例の説明 図である。

【図8】イメージスキャナ装置の機構部の1例の断面図 である。

【図9】イメージスキャナ装置の信号系回路の1例の構 成図である。

【図10】1チャネル駆動型のCCDリニアセンサの回 路構成を示す図である。

【図11】2チャネル駆動型のCCDリニアセンサの回 路構成を示す図である。

【図12】複数のチャネル駆動型CCDリニアセンセに おけるチャネル間レベル差の1例を示す説明図である。 【符号の説明】

: 複数のチャネル駆動型のCCDリニアセンサ

10: ビデオアンプ 11: A/Dコンバータ

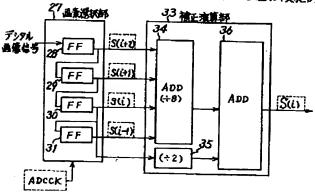
12: デジタル画像処理回路

20: チャネル間レベル差補正装置

21: 画素選択部 22: 補正演算部

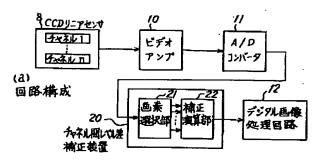
[図4]

平滑化よる補正を行うチャネル間してル差補正接置の「実施例



[図1]

本発明による画像読取装置の第1の基本構成



(P)

平均化にもる補正のデータフロー

神丘(S(i-3) S(i-2) S(i-1) S(i) S(i+1) S(i+2) S(i+3) S(i+4) S(i+5) S(l) = [S(i-1) + S(i) + S(i+1) + S(l+2)]/4神味 Sti-3) S(1-2) S(1-1) S(i) S(i+1) S(i+2) S(i+3) S(i+4) S(i+5)

(C)

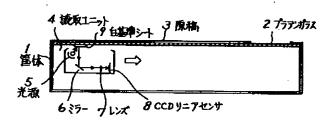
平滑化による補正のデータフロー

神通 3(i-3) S(i-z) S(i-t) S(i) S(i+1) S(i+2) S(i+3) S(i+4) S(i+5) $S(i) = S(i) - K \{S(i) - [S(i-1) + S(i) + S(i+1) + S(i+2)]/4\}$

福坡 Si-3) S(i-2) S(i-1) S(i) S(i+1) S(i+2) S(i+3) S(i+4) S(i+5)

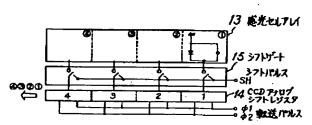
[図8]

イメージスキャナ装置の機構部の1例



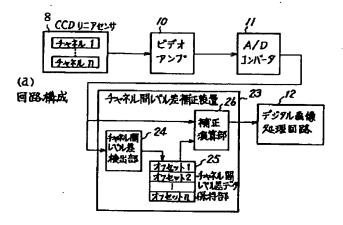
【図10】

1チャネル配動型のCCDリニアセンサの回路構成



[図2]

本発明による画像読取装置の第2の基本構成



(b)

オフセット補正のデータフロー

CH4

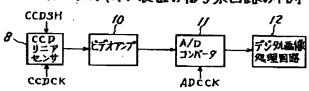
補正前 5(44-0日5(44-0日 5(41) 5(41+1) 5(41+2) 5(41+3) 5(45+1)) S(4j) = S(4j) + \$74911 S (4j+1) = S(4j+1) + 772+2 S (4j+2) = S(4j+2)+オフセット3 S (4j+3) = S(4j+3)+オフセット4 神經数(40-1) (5/40-1)日 (41) (5/41+1) (5/41+2) (5/41+3) (5/4(3+1)) 1771 CH3

CH2

[図9]

CH1

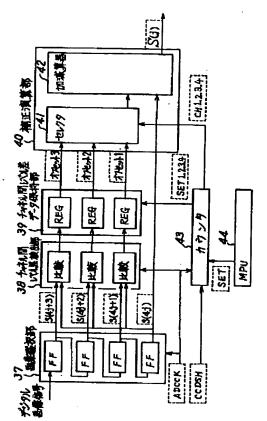
イメージスキャナ装置の信号系回路の1例



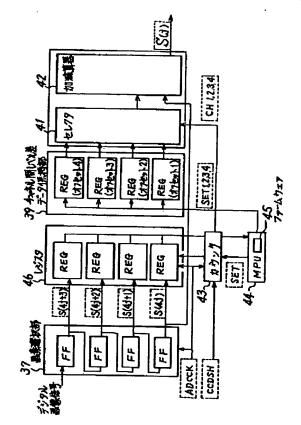
【図5】

[図6]

オフセット補正を行うチャネル間してル差補正装置の1実施例

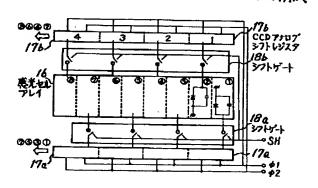


オフセット補正を行うちゃうん間に礼差補正装置の他の実施例



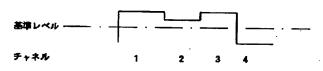
【図11】

2チャネル配動型のCCDリニアセンサの回路構成



【図12】

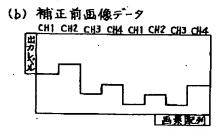
複数チャネル駆動型CCDリニアセンサ におけるチャネル間レベル券の1例

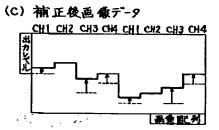


[図7]

画像データのチャネル間バル差補正例

(a) チャネル間レてル差 MAX THI CH2 CH3 CH4





}

THIS PAGE BLANK (USPTO)